

FIG. 1 is a circuit diagram for detecting an average current. FIG. 2(1) is a chart showing an on/off of transistor 3. FIG. 2(2) is a chart showing a current that passes a resistance 5, which detects the current. FIG. 2(3) is a chart showing a collector potential of transistor 3. FIG. 2(4) is a chart showing a potential of a positive input terminal of a differential amplifier 7. FIG. 2(5) is a chart showing an output voltage of a differential amplifier 7.

THIS PAGE BLANK (USPTO)

公開実用平成 2-24387

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U) 平2-24387

⑬ Int.Cl.⁹

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)2月19日

G 01 R 19/02
G 01 D 1/02
G 06 F 3/00
H C2 M 3/155
H 03 F 3/45

J

7905-2G
7809-2F
7230-5B
7829-5H
6751-5J

審査請求 未請求 請求項の数 1 (全 頁)

⑮ 考案の名称 平均電流検出回路

⑯ 実 願 昭63-101636

⑰ 出 願 昭63(1988)7月29日

⑱ 考 案 者 平 尾 良 和 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
⑲ 考 案 者 吉 川 元 淳 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
⑲ 考 案 者 久 保 田 真 一 埼玉県和光市中央1丁目4番1号 株式会社本田技術研究所内
⑳ 出 願 人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号
㉑ 出 願 人 本田技研工業株式会社 東京都港区南青山2丁目1番1号
㉒ 代 理 人 弁理士 熊 谷 隆 外1名

明 細 書

1. 考案の名称

平均電流検出回路

2. 実用新案登録請求の範囲

- 5 PWM (パルス幅変調) 方式により周期的に電流を ON・OFF するスイッチング素子と、前記スイッチング素子により駆動されるコイル負荷と、該コイル負荷の逆起電力をコイル負荷に還流されるフライホイールダイオードと、前記還流回路の途中に挿入された電流検出用抵抗器とを有し、該電流検出用抵抗器の両端の電位差を差動アンプによって検出する平均電流検出回路において、前記差動アンプの片側の入力端子をアンプの許容入力電圧範囲に維持するような基準電源に接続したことを特徴とする平均電流検出回路。
- 10
- 15

3. 考案の詳細な説明

〔産業上の利用分野〕

本考案は、平均通電電流に比例した開度を生じるリニアソレノイドを PWM 方式によって制御する電子機器、特に車載用電子機器における平均電

公開実用平成 2-24387

流検出回路に関するものである。

〔従来技術〕

近年、自動車等に対する排ガスの清浄化、省エネルギー化或いは運転性能の向上等の要求を満足させるべく、エンジン或いはトランスミッション等を電子的に制御する電子制御装置が数多く開発されている。これらの電子制御装置では各種センサによって検出したエンジンの動作情報をマイクロコンピュータ等によって処理し、結果をアクチュエータに出力する。

このアクチュエータとしてはモータ・ソレノイド等を使うのが一般的であるが、制御の複雑化に伴って平均通電電流に比例した開度を生じ、空気等の流量をリニアに制御する所謂リニアソレノイドが使用されるようになってきている。

このリニアソレノイドの従来の駆動回路の回路図を第3図に示す。同図において、21は通電電流を決定する基準直流電圧源で実際にはD/Aコンバータ等を用いて電圧値が制御される。22は実際の電流値と目標値即ち基準直流電圧との差を

増幅する誤差アンプ、23はソレノイドへの通電電流を制御する制御トランジスタ、24はリニアソレノイド、25は電流検出用抵抗器、26は電流を検出して誤差をフィードバックする差動アンプである。この回路はそれ自体でフィードバック系を構成しており、電源電圧の変動、温度によるコイル抵抗の変化等があっても常に目標値と一致した通電電流が得られるようになっている。

しかしながら、この回路では制御トランジスタ23が常に非飽和状態で動作しているため発熱が大きく大型化してコストの上昇を招いていた。このため、制御トランジスタ23を飽和領域でPWM方式によりON・OFF制御する方式が開発されている。

第4図は上記制御トランジスタを飽和領域でPWM方式によりON・OFF制御する回路構成を示す図である。同図において、31はCPU、32は出力ポート、33は制御トランジスタ、34はリニアソレノイド、35は電流検出用抵抗器、36はフライホイールダイオード、37は差動ア

公開実用平成 2-24387

ンプ、38はA/D変換器である。

第4図において、CPU31はソフトウェアにより、矩形波信号を出力ポート32へ出力し、制御トランジスタ33をスイッチングする。これにより、ニアソレノイド34には上記矩形波信号のデューティ比に比例した平均電流が流れる。差動アンプ37は平均電流検出用であり、その出力はA/D変換器38へ送られ、CPU31へフィードバックされてリニアソレノイド34に流れる電流を目標電流値となるように制御する。

〔考案が解決しようとする課題〕

しかしながら上記第4図に示す従来の回路では制御トランジスタ33がOFFした時に発生するリニアソレノイド34の逆起電力による電流がフライホイールダイオード36、電流検出用抵抗器35を流れるため差動アンプ37の入力端子電圧が接地電位よりも負になってしまい、この差動アンプ37が正常に動作しないという欠点を有していた。また、この欠点を除くため第4図のA点を電源側に接続するとこんどは制御トランジ

スタ 33 が ON した時に差動アンプ 37 の入力端子電圧が通常の単電源オペアンプの規格である〔 V_{cc} —約 1.5 V〕という上限を越えてしまうという欠点があった。

- 5 本考案は上述の点に鑑みてなされたもので、上記問題点を除去し、平均電流検出用差動アンプの入力端子電圧を許容入力電圧範囲内に維持し、正常に動作する平均電流検出回路を提供することにある。

10 〔課題を解決するための手段〕

- 上記課題を解決するため本考案は第 1 図に示すように、PWM (パルス幅変調) 方式により周期的に電流を ON・OFF するスイッチング素子 (3) と、前記スイッチング素子により駆動されるコイル負荷 (4) と、コイル負荷の逆起電力を
15 コイル負荷に還流させるフライホイールダイオード (6) と、前記還流回路の途中に挿入された電流検出用抵抗器 (5) とを有し、該電流検出用抵抗器 (5) の両端の電位差を差動アンプ (7) に
よって検出する平均電流検出回路において、前記

公開実用平成 2-24387

差動アンプ(7)の片側の入力端子をアンプの許容入力電圧範囲に維持するような基準電源を接続したことを特徴とする。

〔作用〕

- 5 上記の如く構成することにより、差動アンプ(7)の片側の入力端子をアンプの許容入力電圧範囲に維持するような基準電源(9)に接続したので、電流検出用抵抗器(5)の両端の電位が電源電圧の付近から負に至る広範囲に変動した場合
10 でも正確に動作する。

〔実施例〕

以下、本考案の一実施例を図面に基づいて説明する。

- 第1図は本考案の一実施例の平均電流検出回路
15 である。1はCPU、2は矩形波信号を出力する出力ポート、3は制御トランジスタ、4はリニアソレノイド、5は電流検出用抵抗器、6はフライホイールダイオード、7は差動アンプ、8はA/D変換器、9は前記差動アンプ7の入力端子電圧を許容入力範囲内に維持するための基準電源であ

る。

上記第1図に示す回路の動作を第2図の各部波形図を参照しながら説明する。先ず、所定の平均電流を得る様に決定されたデューティ比の矩形波信号を出力ポート2に出力することによって制御トランジスタ3がON・OFFされると{第2図の(1)参照}、リニアソレノイド4に流れる電流、即ち電流検出用抵抗器5に流れる電流は第2図の(2)に示す如くとなる。この時制御トランジスタ3のコレクタ電位の変化は第2図の(3)に示す如くで、制御トランジスタ3のON時は電源電圧より該制御トランジスタ3のコレクタとエミッター間の電圧 $V_{CE(SAT)}$ (飽和)分だけ低下した電位、制御トランジスタ3のOFF時はリニアソレノイド4の逆起電力により、フライホイールダイオード6の順電圧 V_F 分だけ負の電位となる。この時差動アンプ7の+入力端子電位は第2図の(4)に示す如くとなり、第1図に示す抵抗 R_1 、 R_2 、基準電源の電圧 V_{REF} を使用すると、

$$V_1 = R_2(12 - V_{CE(SAT)} - V_{REF}) / (R_1 + R_2) + V_{REF}$$

公開実用平成 2-24387

$$V_z = R_1(V_{REF} + V_f) / (R_1 + R_2) - V_f$$

となり、差動アンプ7は帰還がかかった状態で作動しているから—入力端子の電位もこれと同じである。この差動アンプ7の許容入力電圧範囲 V_{IN} を

$$0 \leq V_{IN} \leq 10.5V$$

とすると、この回路での差動アンプ7の入力電圧を許容入力電圧範囲に維持するためには、所定の利得を得る抵抗 R_1 、 R_2 に対して

$$R_1(V_{REF} + V_f) / (R_1 + R_2) - V_f \geq 0$$

$$R_2(12 - V_{CE} - V_{REF}) / (R_1 + R_2) + V_{REF} \leq 10.5$$

を満足する基準電源電圧 V_{REF} とすればよい。これにより、電流検出用抵抗器5の両端の電位が電源電圧近くから負に至る広範囲に変動した場合でも回路は正確に作動する。

〔考案の効果〕

以上説明したように本考案によれば、差動アンプの片側の入力端子をアンプの許容入力電圧範囲に維持するような基準電源に接続したので、電流検出用抵抗器の両端の電位が電源電圧付近から負

に至る広範囲に変動した場合でも回路が正確に動作する平均電流検出回路を提供できるという優れた効果が得られる。

4. 図面の簡単な説明

5 第1図は本考案の平均電流検出回路、第2図は第1図の平均電流検出回路の動作を説明するための各部の波形図、第3図及び第4図はそれぞれ従来の平均電流検出回路を示す図である。

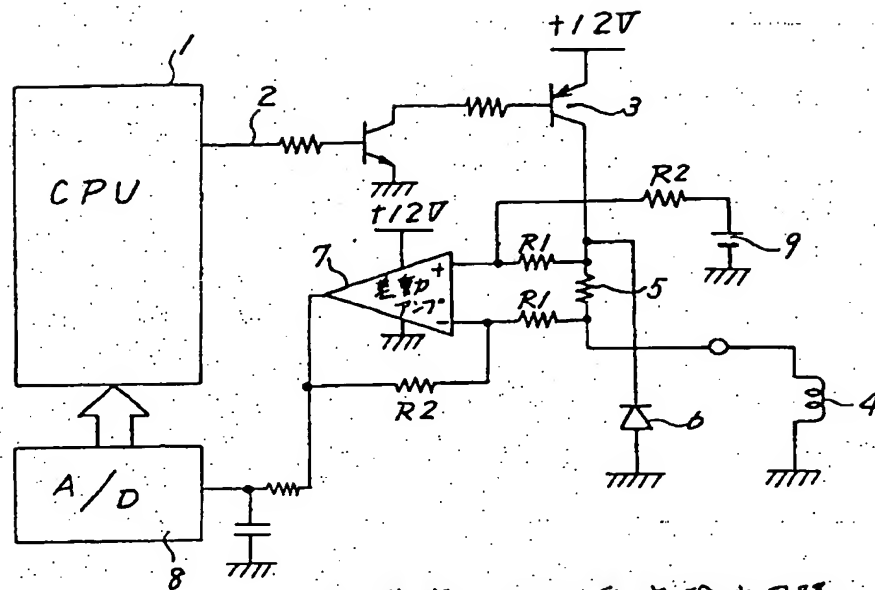
10 図中、1……CPU、2……出力ポート、3……制御トランジスタ、4……リニアソレノイド、5……電流検出用抵抗器、6……フライホイールダイオード、7……差動アンプ、8……A/D変換器、9……基準電源。

15

出願人 沖電気工業株式会社(外1名)

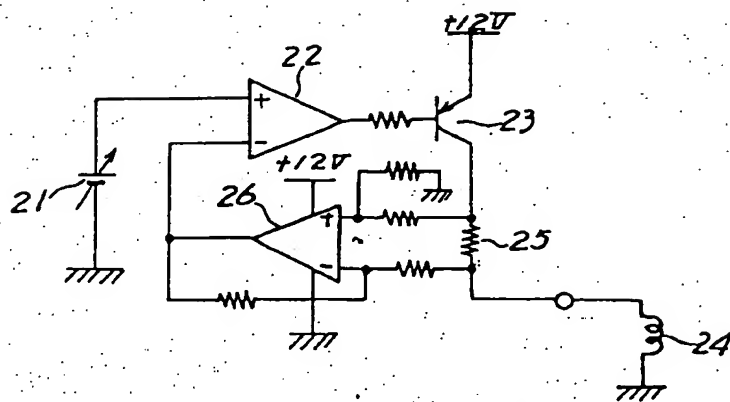
代理人 弁理士 熊谷 隆(外1名)

公開実用平成 2-24387



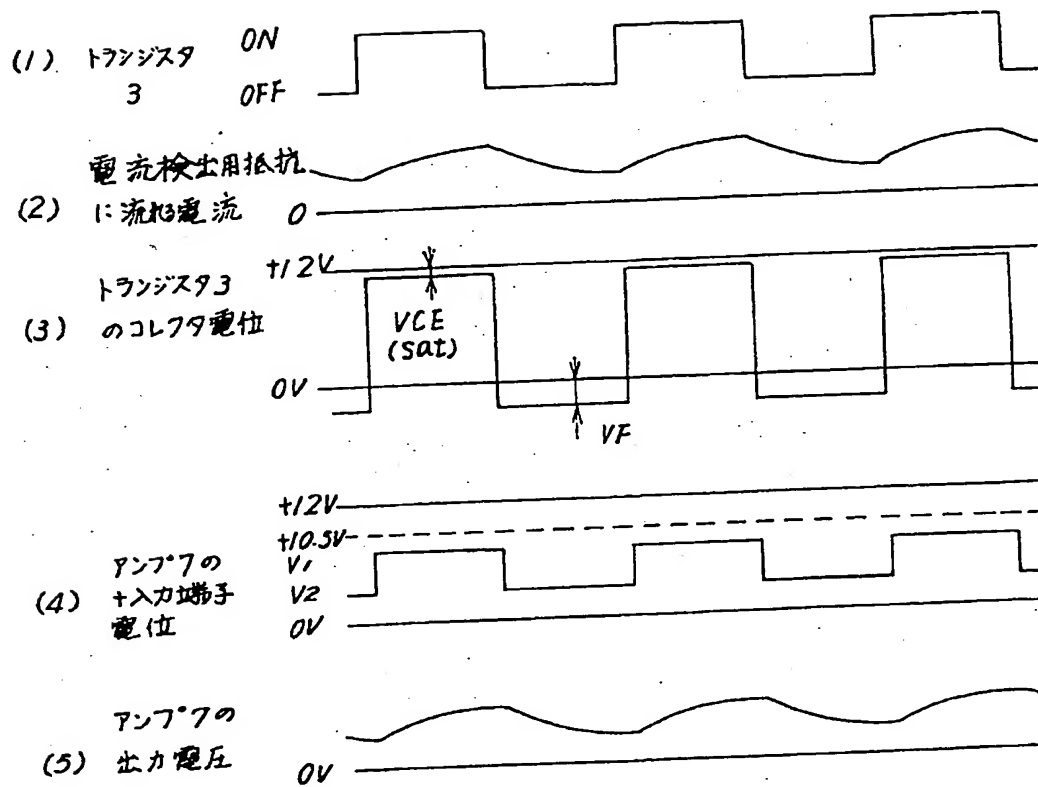
本考案の平均電流検出回路

第1図



従来の電流検出回路

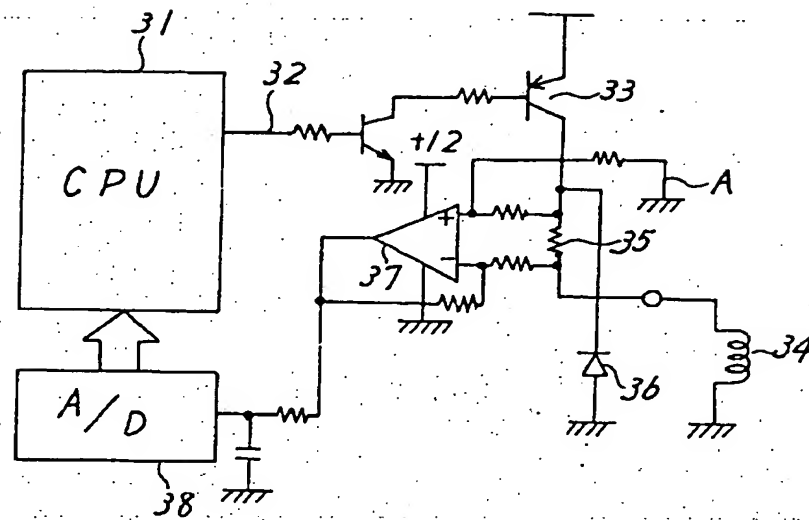
第3図



第 1 図の各部の電流検出回路

第 2 図

公開実用平成 2-24387



従来の電流検出回路

第 4 図

THIS PAGE BLANK (USPTO)